

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-055169

(43)Date of publication of application : 26.02.1999

(51)Int.Cl.

H04B 7/08

(21)Application number : 09-213180

(71)Applicant : FUJITSU LTD

(22)Date of filing : 07.08.1997

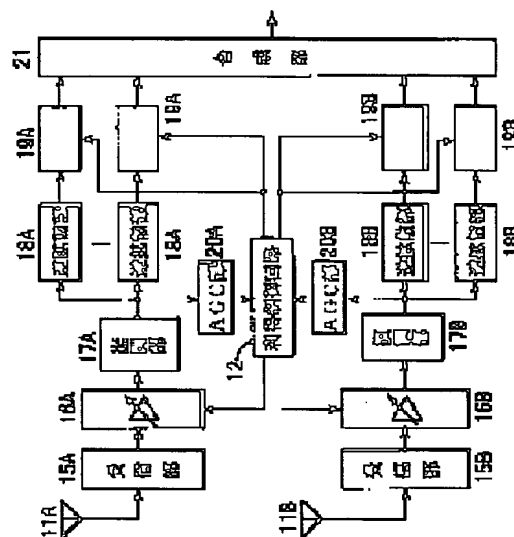
(72)Inventor : SHIMIZU MASAHICO
MATSUYAMA KOJI
MINOWA MORIHIKO
KUBO NORIO

(54) MAXIMUM RATIO SYNTHESIZING METHOD AND DIVERSITY RECEIVER USING THE SAME

(57)Abstract:

PROBLEM TO BE SOLVED: To simplify a circuit scale for a maximum ratio synthesizing method for synthesizing the received signals of plural branches and a diversity receiver using this maximum ratio synthesizing method.

SOLUTION: The gains of AGC amplifiers 16A and 16B corresponding to the branch of a diversity system are controlled by AGC parts 20A and 20B, and the gains between the branches are corrected and synthesized by a synthesizing part 21. For such a maximum ratio synthesizing method and the diversity receiver using the same method, based on gain control signals from the AGC parts 20A and 20B, a gain control circuit 12 controls the AGC amplification gain of the other branch to the power of '2'-fold of a reference gain with the AGC amplification gain of one branch as the reference gain. Then, bits corresponding to bit shift are selected by selectors 19A and 19B corresponding to the power of '2'-fold so that the branches are synthesized by the synthesizing part 21, while correcting their gains.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-55169

(43) 公開日 平成11年(1999) 2月26日

(51) Int.Cl.⁶

H 0 4 B 7/08

識別記号

F I

H 0 4 B 7/08

D

審査請求 未請求 請求項の数 9 O L (全 9 頁)

(21) 出願番号 特願平9-213180

(22) 出願日 平成9年(1997) 8月7日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番
1号

(72) 発明者 清水 昌彦

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(72) 発明者 松山 幸二

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(74) 代理人 弁理士 柏谷 昭司 (外2名)

最終頁に続く

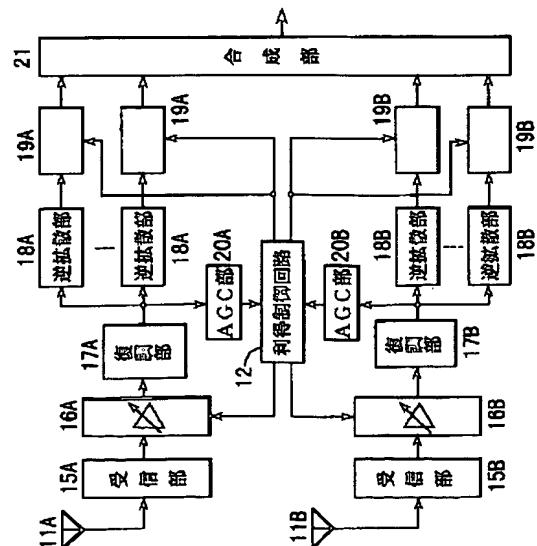
(54) 【発明の名称】 最大比合成方法及び該最大比合成方法を用いたダイバーシチ受信装置

(57) 【要約】

【課題】 複数ブランチの受信信号を合成する最大比合成方法及び該最大比合成方法を用いたダイバーシチ受信装置に関し、回路規模を簡単化する。

【解決手段】 ダイバーシチ方式のブランチ対応のAGC増幅器16A、16Bの利得を、AGC部20A、20Bによって制御し、ブランチ間の利得補正を行って合成部21により合成する最大比合成方法及びその方法を用いたダイバーシチ受信装置に於いて、利得制御回路12により、AGC部20A、20Bからの利得制御信号を基に、一つのブランチのAGC増幅利得を基準利得として他のブランチのAGC増幅利得を基準利得の2の冪乗倍となるように制御し、セレクト19A、19Bにより、2の冪乗倍に対応してビットシフトに相当するビット選択を行い、それによって、ブランチ間の利得補正を行って合成部21により合成する。

本発明の第2の実施の形態の説明図



【特許請求の範囲】

【請求項1】 無線通信システムに於いて、受信信号からフィンガ対応又はブランチ対応に振幅成分及び位相成分を含むパイロット信号等の基準信号を抽出し、該基準信号をフィンガ対応又はブランチ対応の受信信号に乗算して同期検波し、前記パイロット信号の振幅成分に対応した振幅の同期検波出力信号を加算して、前記フィンガ間又は前記ブランチ間の合成を行う過程を含むことを特徴とする最大比合成方法。

【請求項2】 無線通信システムに於ける複数のブランチ対応の受信信号振幅に比例した重み付けで合成する最大比合成方法に於いて、前記複数のブランチの何れか一つのブランチのAGC増幅の利得に対して他のブランチのAGC増幅の利得を2の冪乗倍とし、該2の冪乗倍の利得のブランチに対する利得補正をビットシフトにより行って合成する過程を含むことを特徴とする最大比合成方法。

【請求項3】 複数のブランチの中のAGC増幅の利得最小のブランチの利得を基準利得とし、他のブランチの利得を前記基準利得の2の冪乗倍とし、ブランチ間の利得補正を前記2の冪乗倍の利得に対応したビットシフトにより行う過程を含むことを特徴とする請求項2記載の最大比合成方法。

【請求項4】 受信信号のフレーム単位の各フレームの先頭位置に於けるAGC増幅の利得が最小のブランチに於ける利得を基準利得とし、他のブランチのAGC増幅の利得を前記基準利得の2の冪乗倍とし、且つ前記フレーム内の利得変動を前記基準利得の2の冪乗倍として制御し、ブランチ間の利得補正を、前記基準利得のブランチを基準として他のブランチに対して前記2の冪乗倍の利得に対応したビットシフトにより行う過程を含むことを特徴とする請求項2記載の最大比合成方法。

【請求項5】 複数のブランチの中の特定のブランチに於ける受信信号のフレームの先頭に対するAGC増幅の利得を基準利得とし、他のブランチのAGC増幅の利得を前記基準利得に対して2の冪乗倍とする過程を含むことを特徴とする請求項4記載の最大比合成方法。

【請求項6】 複数のブランチ対応のAGC増幅の利得を、ブランチ間で2の冪乗倍の比率に近似させ、前記2の冪乗倍に対応したビットシフトにより、前記ブランチ間の利得補正を行う過程を含むことを特徴とする請求項2記載の最大比合成方法。

【請求項7】 無線通信システムに於けるダイバーシチ受信装置に於いて、受信信号からフィンガ対応又はブランチ対応に振幅成分及び位相成分を含むパイロット信号等の基準信号を抽出する抽出部と、該抽出部により抽出した基準信号の複素共役数を求める複素共役部と、該複素共役部の出力信号と前記受信信号とを乗算して同

期検波を行う同期検波部と、

該同期検波部の同期検波出力信号を合成して最大比合成に相当する出力信号を得る合成部とを備えたことを特徴とするダイバーシチ受信装置。

【請求項8】 無線通信システムに於けるブランチ対応の受信信号振幅に比例した重み付けで合成する最大比合成方法を用いたダイバーシチ受信装置に於いて、

前記ブランチ対応のAGC増幅器と、

該AGC増幅器の利得を制御する前記ブランチ対応のAGC部と、

最大比合成の為の利得補正をビットシフトにより行う前記ブランチ対応のセレクトアと、

前記ブランチ対応のAGC部による利得制御信号を基に複数のブランチの中の一つのブランチのAGC増幅器を基準利得で制御し、他のブランチのAGC増幅器を前記基準利得に対して2の冪乗倍の利得で制御し、且つ前記AGC増幅器の利得に対応して利得補正を行う為の前記セレクトアのビットシフト量を制御する利得制御回路と、前記セレクトアの出力信号を最大比で合成する合成部とを備えたことを特徴とするダイバーシチ受信装置。

【請求項9】 前記AGC部は、基準値と信号電力とを比較する比較器と、該比較器の出力信号を平均化するカウンタと、前記利得制御回路からの前記AGC増幅器の利得制御信号と前記カウンタの出力信号とを基に、前記基準値を出力する基準値生成部とを含むことを特徴とする請求項8記載のダイバーシチ受信装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、複数ブランチの受信信号を合成する最大比合成方法及び該最大比合成方法を用いたダイバーシチ受信装置に関する。無線通信システムに於いては、電波の伝搬状態の変化に対しても安定な送受信を可能とするダイバーシチ方式が比較的多く採用されている。このダイバーシチ方式に於いて、ブランチ対応の受信信号を合成する方法として、受信信号振幅が大きい方を選択する選択合成方法と、受信信号に対して等しい重み付けを行って合成する等利得合成方法と、受信信号振幅に比例した重み付けを行って合成する最大比合成方法とが知られている。それらの合成方法の中で、最大比合成方法が最も信号対雑音電力比が大きくなる利点がある。

【0002】

【従来の技術】図7は移動機の要部説明図であり、51はアンテナ、52は送受共用器、53は送信部、54は送信信号処理部、55は受信部、56はAGC増幅器、57は復調部、58は逆拡散部、59は利得補正部、60はAGC部、61は合成処理部、62は受信信号処理部、63は受信出力部を示し、変調方式の一つのCDMA (Code Division Multiple Access) 方式を適用した場合の要部を示す。

【0003】無線通信システムに於ける移動機の送信系は、マイクロホンによる音声信号やキーボード等からの入力データを送信信号処理部54に於いて処理し、送信部53に於いて拡散変調、QAM等の直交変調、周波数変換、高周波増幅等を行って、送受共用器52を介してアンテナ51から送信する。

【0004】又移動機の受信系は、アンテナ51による受信信号を送受共用器52を介して受信部55により受信し、高周波増幅、周波数変換、中間周波増幅等を行い、AGC増幅器56、復調部57、逆拡散部58、利得補正部59を介して合成処理部61に入力し、AGC部60によりAGC増幅器56の利得を制御すると共に、この利得制御による受信信号レベルを逆の特性で利得補正部59に於いて利得を補正し、合成処理部61に於いてダイバーシチ方式によるブランチ対応及びCDMA方式によるフィンガ対応の受信信号を合成し、受信処理部62に於いて音声信号又はデータに対応した処理を行って、受信出力部63に於いて、音声信号はスピーカにより再生出力し、データはディスプレイに表示出力する。

【0005】図8は従来例の受信系の要部説明図であり、ダイバーシチ方式とCDMA方式とRAKE方式とを組合せた場合を示し、51A、51Bはアンテナ、55A、55Bは受信部、56A、56BはAGC増幅器、57A、57Bは復調部、58A、58Bは逆拡散部、59A、59Bは乗算器、60A、60BはAGC部、61は合成部、64A、64Bは逆数部を示す。

【0006】基本的な構成及び動作は、図7に示す受信系と同一であり、アンテナ51A、51Bによる受信信号は、受信部55A、55Bにより高周波増幅、周波数変換、中間周波増幅が行われてAGC増幅器56A、56Bに入力される。そして、ダイバーシチのブランチ対応にAGC部60A、60BによってAGC増幅器56A、56Bの利得を制御し、各ブランチに於けるマルチパスに対応した逆拡散部58A、58Bによって逆拡散復調を行い、ブランチ間の利得を調整して最大比合成を行う為に、AGC増幅器56A、56Bの利得制御信号の逆数を逆数部64A、64Bに於いて求めて、乗算器59A、59Bに於いて乗算する。即ち、入力信号レベルが低いブランチに於いてはAGC増幅器の利得が大きくなるように制御され、乗算器59A、59Bに於いては、利得を大きくした分、レベルを小さくするように利得制御信号の逆数を乗算する。合成部61では、複数のフィンガ対応の信号を合成するRAKE合成を行い、且つブランチ対応の信号の最大比合成を行い、受信信号として出力する。

【0007】

【発明が解決しようとする課題】無線通信システムに於ける移動機は、小型且つ軽量であることが要望されている。従って、回路規模を縮小することが望ましいことに

なる。しかし、従来例の移動機は、前述のように、ダイバーシチ方式を適用して最大比合成を行う場合、合成前の雑音レベルを一定にする必要があり、ブランチ対応に独立的にAGCを行っているから、ブランチ対応に利得を補正する必要がある。この利得補正は、乗算器59A、59Bにより行うものであるが、デジタル処理による場合でも乗算器は回路規模が大きくなる問題がある。又CDMA方式に於ける同期検波について、パイロット信号等の既知の信号から基準位相を判定し、その基準位相を信号を用いて行う方法が知られている。しかし、パイロット信号の位相成分のみを検出して利用するだけであり、パイロット信号の他の成分を有効に利用していないものである。本発明は、パイロット信号を有効利用し、且つ回路規模の縮小を図ることを目的とする。

【0008】

【課題を解決するための手段】本発明の最大比合成方法は、(1)無線通信システムに於いて、受信信号からフィンガ対応又はブランチ対応に振幅成分及び位相成分を含むパイロット信号等の基準信号を抽出し、この基準信号をフィンガ対応又はブランチ対応の受信信号に乗算して同期検波し、パイロット信号の振幅成分に対応した振幅の同期検波出力信号を加算して、フィンガ間又はブランチ間の合成を行う過程を含むものであり、パイロット信号の位相成分と振幅成分とを利用して同期検波及び最大比合成を行うことができる。

【0009】又(2)無線通信システムに於ける複数のブランチ対応の受信信号振幅に比例した重み付けで合成する最大比合成方法であって、複数のブランチの何れか一つのブランチのAGC増幅の利得に対して他のブランチのAGC増幅の利得を2の冪乗倍とし、この2の冪乗倍の利得のブランチに対する利得補正をビットシフトにより行って合成する過程を含むものである。従って、乗算器を用いることなく、複数ビット構成の信号の利得補正をセレクタによるビットシフトで行うことができる。

【0010】又(3)複数のブランチの中のAGC増幅の利得最小のブランチの利得を基準利得とし、他のブランチの利得を前記基準利得の2の冪乗倍とし、ブランチ間の利得補正を前記2の冪乗倍の利得に対応したビットシフトにより行う過程を含むことができる。

【0011】又(4)受信信号のフレーム単位の各フレームの先頭位置に於けるAGC増幅の利得が最小のブランチに於ける利得を基準利得とし、他のブランチのAGC増幅の利得を前記基準利得の2の冪乗倍とし、且つ前記フレーム内の利得変動を前記基準利得の2の冪乗倍として制御し、ブランチ間の利得補正を、前記基準利得のブランチを基準として他のブランチに対して前記2の冪乗倍の利得に対応したビットシフトにより行う過程を含むことができる。

【0012】又(5)複数のブランチの中の特定のブランチに於ける受信信号のフレームの先頭に対するAGC

増幅の利得を基準利得とし、他のブランチのAGC増幅の利得を前記基準利得に対して2の冪乗倍とする過程を含むことができる。

【0013】又(6)複数のブランチ対応のAGC増幅の利得を、ブランチ間で2の冪乗倍の比率に近似させ、この2の冪乗倍に対応したビットシフトにより、ブランチ間の利得補正を行う過程を含むことができる。

【0014】又本発明のダイバーシチ受信装置は、

(7) 受信信号からフィンガ対応又はブランチ対応に振幅成分及び位相成分を含むパイロット信号等の基準信号を抽出する抽出部と、この抽出部により抽出した基準信号の複素共役数を求める複素共役部と、この複素共役部の出力信号と前記受信信号とを乗算して同期検波を行う同期検波部と、この同期検波部の同期検波出力信号を合成して最大比合成に相当する出力信号を得る合成部とを備えている。

【0015】又(8)ブランチ対応のAGC増幅器と、このAGC増幅器の利得を制御する前記ブランチ対応のAGC部と、最大比合成の為の利得補正をビットシフトにより行う前記ブランチ対応のセレクトと、ブランチ対応のAGC部による利得制御信号を基に複数のブランチの中の一つのブランチのAGC増幅器を基準利得で制御し、他のブランチのAGC増幅器を前記基準利得に対して2の冪乗倍の利得で制御し、且つ前記AGC増幅器の利得に対応して利得補正を行う為のセレクトのビットシフト量を制御する利得制御回路と、セレクトの出力信号を最大比で合成する合成部とを備えており、乗算器を用いることなく利得補正を行うことができる。

【0016】又(9)AGC部は、基準値と信号電力とを比較する比較器と、該比較器の出力信号を平均化するカウンタと、前記利得制御回路からの前記AGC増幅器の利得制御信号と前記カウンタの出力信号とを基に、前記基準値を出力する基準値生成部とを含むことができる。

【0017】

【発明の実施の形態】図1は本発明の第1の実施の形態の要部説明図であり、最大比合成を行う受信系のRAKE方式に於けるフィンガ対応或いはダイバーシチ方式に於けるブランチ対応の要部を示す。同図に於いて、1-1~1-mはパイロット信号から振幅及び位相成分を抽出する抽出部、2-1~2-mは複素共役部、3-1~3-mは同期検波部、4-1~4-mは逆拡散処理部、5-1~5-mはパイロット信号受信時にオンとなるスイッチ、6は合成部を示す。

【0018】逆拡散処理部4-1~4-mは、例えば、スライディング相関器と逆拡散コード発生器と逆拡散復調器を含み、相関が最大となるように逆拡散コード発生器の同期をとって逆拡散復調器に逆拡散コードを入力して、受信CDMA信号を逆拡散復調するものであり、パイロット信号の先頭を検出すると、スイッチ5-1~5

-mをオンとし、そのパイロット信号を抽出部1-1~1-mに入力し、その振幅成分の位相成分とを抽出する。

【0019】例えば、各抽出部1-1~1-mに於いて、パイロット信号のI軸成分とQ軸成分とによる振幅、位相成分として、 $A_1 + jB_1$, $A_2 + jB_2$, \dots , $A_m + jB_m$ を出力したとすると、複素共役部2-1~2-mに於いて、 $A_1 - jB_1$, $A_2 - jB_2$, \dots , $A_m - jB_m$ の複素共役数の信号を出力し、同期検波部3-1~3-mに入力する。同期検波部3-1~3-mは、同期検波部3-1~3-mに於いて複素共役数の信号を乗算して、位相成分に従って同期検波し、振幅成分に従った復調出力信号振幅とする。そして、各同期検波部3-1~3-mの検波出力信号を合成部6に於いて合成出力する。

【0020】この場合、フィンガ対応或いはブランチ対応の受信信号の伝搬経路の状態はパイロット信号が示していることになるから、このパイロット信号の振幅成分をフィンガ対応或いはブランチ対応の受信信号に乗算して合成することにより、最大比合成を行ったことになる。即ち、パイロット信号の位相成分のみでなく、振幅成分を利用することにより、構成を単純化して最大比合成の出力信号を得ることができる。なお、パイロット信号と同様な既知の位相の他の基準信号を利用することも可能である。

【0021】図2は本発明の第2の実施の形態の説明図であり、ダイバーシチ方式とCDMA方式とRAKE方式とを組合せたダイバーシチ受信装置の要部を示す。同図に於いて、11A, 11Bはアンテナ、12は利得制御回路、15A, 15Bは受信部、16A, 16BはAGC増幅器、17A, 17Bは復調部、18A, 18Bは逆拡散部、19A, 19Bはセレクト、20A, 20BはAGC部、21は合成部である。

【0022】この実施の形態は、ダイバーシチ方式として、アンテナ11A, 11B, 受信部15A, 15B, AGC増幅器16A, 16B, 復調部17A, 17Bからなるブランチを設け、CDMA方式として、逆拡散コードによって逆拡散復調を行う逆拡散部18A, 18Bを設け、RAKE方式として、それぞれ複数の逆拡散部18A, 18Bとセレクト19A, 19Bとからなる複数のフィンガを設け、合成部21は、フィンガ間並びにブランチ間の信号を最大比合成によって出力するものである。

【0023】セレクト19A, 19Bは、最大比合成の為の利得補正部を構成するもので、逆拡散部18A, 18Bに於いて逆拡散復調された信号の振幅を2の冪乗倍に従ったビットシフトと同様なビット選択によりブランチ間の利得補正を行うものである。以下このビット選択をビットシフトとして説明する。例えば、AGC増幅器16Aの利得を 2^3 として、受信信号の振幅を 2^3 倍と

した場合に、セクタ19Aに於いて3ビット分逆方向シフトを行うことにより、逆拡散復調信号の振幅を $1/2^3$ にすることができる。その場合、一方のブランチのAGC増幅器の利得を他方のブランチのAGC増幅器の利得の2の冪乗倍となるように利得制御回路12に於いて制御することにより、ブランチ間の利得補正をセレクト

$$B = 2^{\lceil (int) [\log_2 (A) + 0.5] \rceil} \quad \dots (1)$$

とする。なお、「 $2^{\lceil \cdot \rceil}$ 」は2の冪乗、「(int)」は次の「」内の小数点以下切捨てを表す。又0.5を加算しているのは、四捨五入による小数点以下の切捨てを行うためである。

【0025】利得制御回路12は、例えば、AGC部20AによるAGC増幅器16Aの利得制御信号と、AGC部20BによるAGC増幅器16Bの利得制御信号とを基に、AGC増幅器16Aの利得Aを本来の制御すべき利得とすると、AGC増幅器16Bの利得Bを、

(1)式に従って2の冪乗倍となるように求めて、AGC増幅器16A、16Bの利得制御を行う。

【0026】そして、セクタ19Aに於けるビットシフトを零とし、セクタ19Bに於けるビットシフトを逆方向に行ってブランチ間の利得補正を行い、合成部21に於いて合成することにより、最大比合成を行うことができる。或いは、セクタ19Bによるビットシフトを零とし、セクタ19Aによるビットシフトを、

(1)式の2の冪乗倍に対応したビット数のシフトを行ってブランチ間の利得補正を行い、合成部21に於いて合成することにより、最大比合成を行うことができる。従って、ブランチ間の利得補正を、従来例のように、利得の逆数を求めて乗算器により乗算する構成に比較して、この実施の形態に於いては、セクタを用いて、複数ビット構成の信号のビットシフト(ビット選択)により行うものであるから、構成並びに最大比合成の為の処理を簡単化することができる。

【0027】又利得制御回路12は、複数のブランチ対応のAGC増幅器の利得制御信号を比較して、最小利得のブランチのAGC増幅器の利得を基準利得とし、他のブランチのAGC増幅器の利得を基準利得の2の冪乗倍となるように制御することができる。その場合、基準利得のブランチ対応のセクタによるビットシフトを零とし、他のブランチ対応のセクタによるビットシフトを、AGC増幅器の基準利得の2の冪乗倍に従った逆方向に行うことにより、ブランチ間の利得補正を簡単に行うことができる。

【0028】又送信側で畳み込み符号化を行って送信し、受信側の合成部21の出力信号を軟判定し、ビタビ復号等による最尤復号を行う場合、フェージング、熱雑音等の伝送路による振幅変動のある信号を軟判定することになる。従って、合成部21の出力信号も伝送路による振幅変動に対応した振幅となることが必要である。そこで、畳み込み符号化をフレーム単位で行う場合に、フ

タ19A、19Bにより行うことができる。

【0024】例えば、一方のブランチのAGC増幅器の利得を通常の通りAGC部及び利得制御回路12によって行い、他方のブランチのAGC増幅器の利得Bを、本来制御すべき利得をAとすると、

$$(A) + 0.5 \} \quad \dots (1)$$

フレーム内の振幅変動に対応したAGC増幅器の利得制御を行うと共に、ブランチ間の利得補正を行うことになる。

【0029】その為、利得制御回路12は、ブランチ対応のAGC部からのフレーム先頭位置の利得制御信号を識別して比較し、最小利得のブランチの利得を基準利得とし、他のブランチのAGC増幅器の利得を基準利得の2の冪乗倍とし、又フレーム内の振幅変動に対応するAGC増幅器の利得を、フレーム先頭位置に於ける利得の2の冪乗倍として制御し、ブランチ間の利得補正を、フレーム先頭位置からフレーム内にわたって2の冪乗倍に対応したビットシフトによって行うことができる。

【0030】又利得制御回路12は、ブランチ対応のAGC部からの利得制御信号を基に、ブランチ対応のAGC増幅器の利得を、2の冪乗倍の比率の関係となるように制御し、ブランチ間の利得補正は、ブランチ間の比率に従ったビットシフトにより行うことができる。

【0031】図3は本発明の第3の実施の形態の要部説明図であり、AGC部20の要部を示す。同図に於いて、16はAGC増幅器、17は復調部、21は利得制御回路、31はパワー検出部、32は比較部、33は平均化部、34は基準値設定部である。

【0032】パワー検出部31は、復調部17からの復調出力信号を自乗することにより、その振幅に対応したパワーを求めるもので、比較部32に於いて基準値設定部34からの基準値と比較し、その差分を平均化部33に入力する。平均化部33は、例えば、差分出力をカウントする第1のカウンタと、この第1のカウンタのオーバーフロー又はアンダーフローをカウントする第2のカウンタとから構成することができ、単位時間内の平均を求めて、AGC増幅器16に対する利得制御信号とするものである。

【0033】基準値設定部34は、平均化部33からの利得制御信号と、利得制御回路21からのAGC増幅器16の利得制御信号とを基に、基準値を設定するものである。これは、平均化部33からの単位時間内の平均値の利得制御信号により、本来AGC増幅器16の利得を制御するものであるが、利得制御回路12によって実際にAGC増幅器16の利得を制御するのは、例えば、基準利得に対して2の冪乗倍となるようにするものであるから、実際に制御する利得と、本来制御すべき利得の比に従った基準値を設定することによって、通常のAGC回路と等価な動作を行わせることができる。

【0034】図4は本発明の第4の実施の形態の利得制御及び利得補正の説明図であり、例えば、図2のアンテナ11A、受信部15A、AGC増幅器16Aを含むブランチ1と、アンテナ11B、受信部15B、AGC増幅器16Bを含むブランチ2とについて示し、又AGC増幅器はAGCアンプとして示す。

$$B0 = A * 2^{\{(int)(\log_2(B/A) + 0.5)\}} \dots (2)$$

とする。なお、「*」は乗算記号、「 $2^{\{\}}$ 」は2の冪乗記号、「(int)」は次の()内の小数点以下切捨てを表す記号である。

【0036】そして、ブランチ1、2間の利得補正は、ブランチ1に対して利得の補正を零とし、ブランチ2の利得を、 $-\{(int)(\log_2(B/A) + 0.5)\}$ ビットシフトにより補正する(A3)。即ち、AGC増幅器の利得を2の冪乗倍として制御し、利得補正を利得に対応したビット数分逆方向シフトにより行うものである。従って、乗算器を用いる場合に比較して簡単なセレクトアによってブランチ間の利得補正を行うことができる。

【0037】図5は本発明の第5の実施の形態の利得制御及び利得補正の説明図であり、図4に示す場合のブランチ1、2についての(A1)、(A2)と同様、ブランチ1、2のAGCアンプの本来の利得をA、Bとし(B1)、(B2)、利得A、Bを比較する(B3)。

【0038】 $A < B$ の場合は、ブランチ1のAGCアンプの利得 $A0 = A$ として基準利得とし、ブランチ2のAGCアンプの利得 $B0$ を(2)式に従って基準利得Aの2の冪乗倍とする。そして、ブランチ1、2間の利得補正は、ブランチ1に対しては零、ブランチ2に対しては、 $-\{(int)(\log_2(B/A) + 0.5)\}$

$$A0 = C * 2^{\{(int)(\log_2(A/C) + 0.5)\}} \dots (3)$$

$$B0 = C * 2^{\{(int)(\log_2(B/C) + 0.5)\}} \dots (4)$$

とする。即ち、基準の利得Cに対する比率に従った2の冪乗倍の利得になるように制御する。

【0042】そして、ブランチ1、2間の利得補正は、(3)、(4)式で示され2の冪乗倍に対応したビットシフトによって行うものである(C4)。即ち、この実施の形態に於いては、複数のブランチのAGC増幅器の利得を或る基準の利得に対する本来の制御すべき利得の比率の2の冪乗倍の利得となるように制御し、ブランチ間の利得補正は、それぞれビットシフト(ビット選択)により行うものである。

【0043】

【発明の効果】以上説明したように、本発明の最大比合成方法及びその方法を用いたダイバーシチ受信装置は、ダイバーシチ方式の複数のブランチ対応或いはRAKE方式の複数のフィンガ対応に、パイロット信号等の基準信号の位相成分と振幅成分とを利用して同期検波することにより、振幅成分に対応した同期検波出力信号を得ることができるから、合成するだけで、最大比合成と同様

【0035】AGC部20Aによりブランチ1のAGCアンプに対する本来の制御すべき利得をAとし(A1)、AGC部20Bによりブランチ2のAGCアンプに対する本来の制御すべき利得をBとし(A2)、利得制御回路12は、ブランチ1のAGCアンプの利得 $A0 = A$ とし、ブランチ2のAGCアンプの利得 $B0$ を

ビットシフトを行う(B3)。即ち、前述のステップ(A3)と同様の利得制御及び利得補正を行う。

【0039】又 $A > B$ でない場合は、ブランチ2のAGCアンプの利得 $B0 = B$ として基準利得とし、ブランチ1のAGCアンプの利得 $A0$ を(2)式に従って基準利得Bの2の冪乗倍とする。そして、ブランチ1、2間の利得補正は、ブランチ2に対しては零、ブランチ1に対しては、 $-\{(int)(\log_2(B/A) + 0.5)\}$ ビットシフトを行う(B4)。

【0040】即ち、複数のブランチに対して、AGCアンプの利得最小のブランチの利得を基準利得とし、他のブランチのAGCアンプの利得を基準利得の2の冪乗倍となるように制御し、基準利得のブランチの利得補正は零とし、他のブランチの利得補正を、2の冪乗倍に対応したビットシフトにより行うものである。

【0041】図6は本発明の第6の実施の形態の利得制御及び利得補正の説明図であり、図4及び図5に示す場合と同様にブランチ1、2について示し、ブランチ1のAGCアンプを制御する本来の利得をAとし(C1)、ブランチ2のAGCアンプを制御する本来の利得をBとし(C2)、或る基準としての利得をCとし(C3)、ブランチ1のAGCアンプの利得 $A0$ 及びブランチ2のAGCアンプの利得 $B0$ を、

な出力信号を得ることができる利点がある。

【0044】又複数のブランチのAGC増幅器の利得について、一つのブランチを基準として他のブランチのAGC増幅利得を2の冪乗倍となるように制御することにより、最大比合成を行う為のブランチ間の利得補正を、セレクトアによるビット選択、即ち、ビットシフトによって行うことができ、乗算器を用いる従来例に比較して、簡単な構成のセレクトアによってブランチ間の利得補正を行うことが可能となり、経済的な構成とすることができる利点がある。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態の要部説明図である。

【図2】本発明の第2の実施の形態の説明図である。

【図3】本発明の第3の実施の形態の要部説明図である。

【図4】本発明の第4の実施の形態の利得制御及び利得補正の説明図である。

【図5】本発明の第5の実施の形態の利得制御及び利得補正の説明図である。

【図6】本発明の第6の実施の形態の利得制御及び利得補正の説明図である。

【図7】移動機の要部説明図である。

【図8】従来例の受信系の要部説明図である。

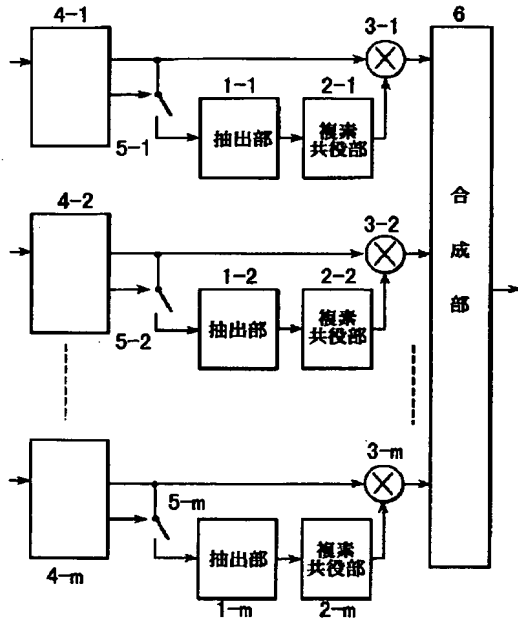
【符号の説明】

- 1-1～1-m 抽出部
2-2～2-m 複素共役部
3-1～3-m 同期検波部
4-1～4-m 逆拡散処理部

- 5-1～5-m スイッチ
6 合成部
11A, 11B アンテナ
12 利得制御回路
15A, 15B 受信部
16A, 16B AGC増幅器
17A, 17B 復調部
18A, 18B 逆拡散部
19A, 19B セレクタ
20A, 20B AGC部
21 合成部

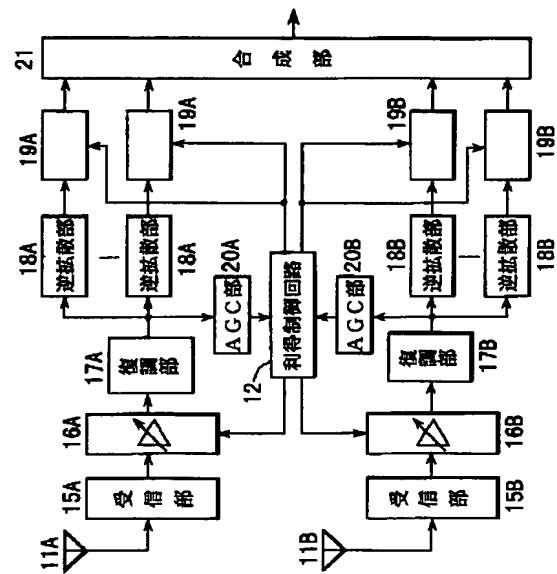
【図1】

本発明の第1の実施の形態の要部説明部



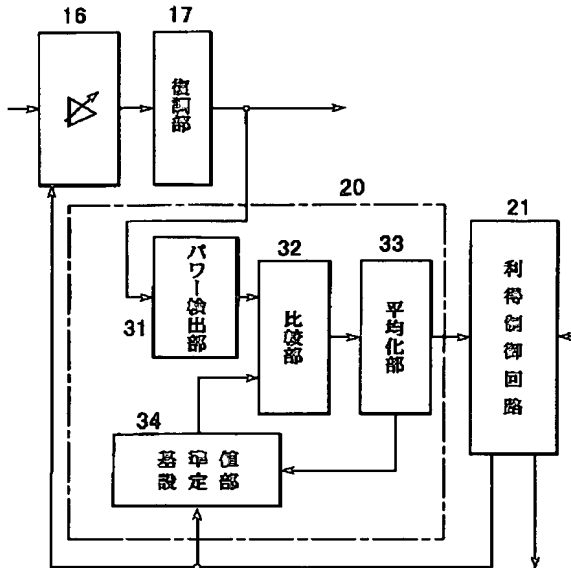
【図2】

本発明の第2の実施の形態の説明図



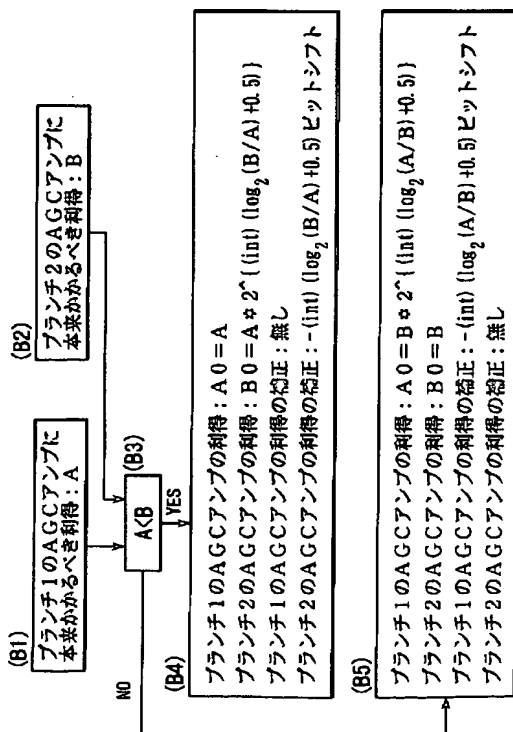
【図3】

本発明の第3の実施の形態の要部説明図



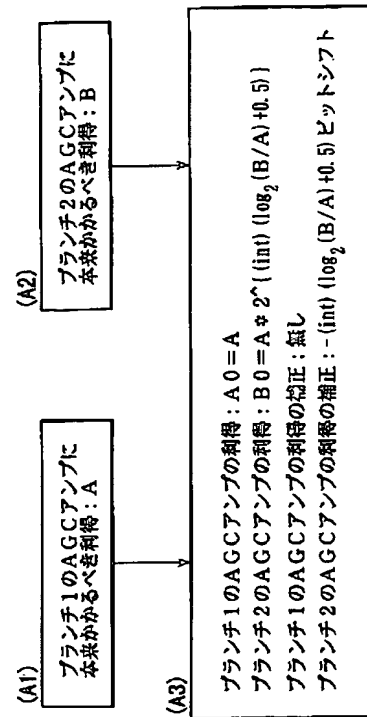
【図5】

本発明の第5の実施の形態の利得制御及び利得補正の説明図



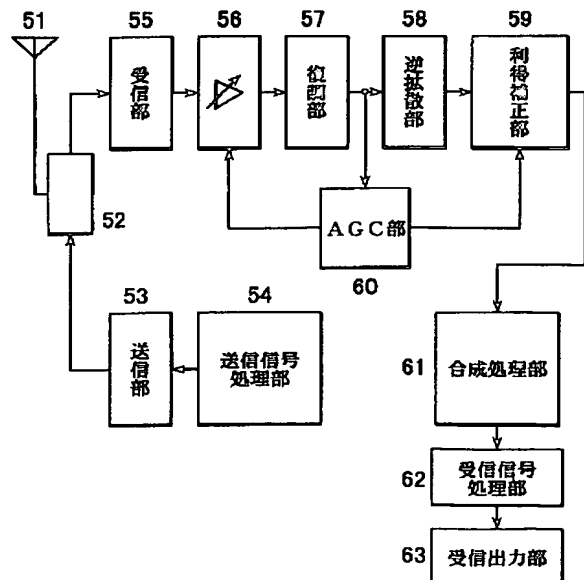
【図4】

本発明の第4の実施の形態の利得制御及び利得補正の説明図



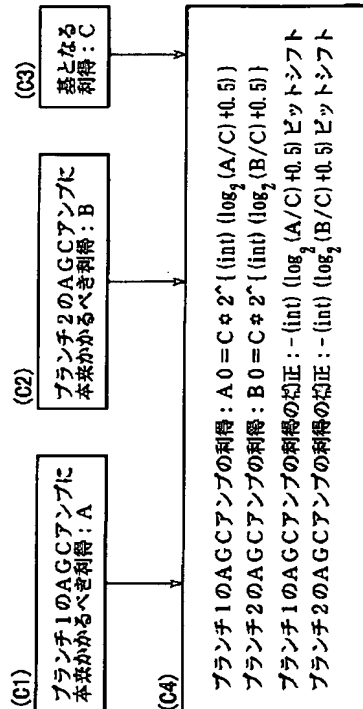
【図7】

移動機の要部説明図



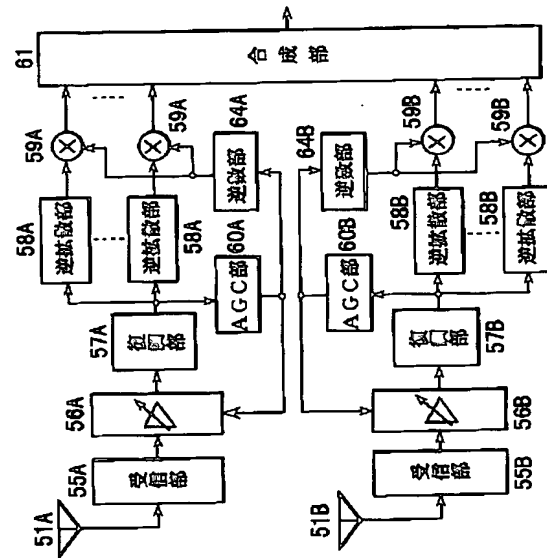
【図6】

本発明の第6の実施の形態の利得制御
及び利得補正の説明図



【図8】

従来例の受信系の要部説明図



フロントページの続き

(72)発明者 箕輪 守彦

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(72)発明者 久保 徳郎

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内